

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-223424

(43)Date of publication of application : 11.08.2000

(51)Int.Cl.

H01L 21/205
C23C 16/505
H01L 21/3065
H01L 21/31

(21)Application number : 11-022274

(71)Applicant : SHARP CORP

(22)Date of filing : 29.01.1999

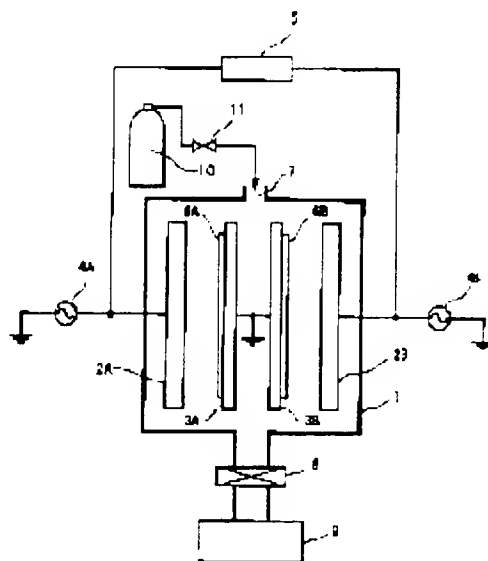
(72)Inventor : MASHIMA NORIYUKI
NOMOTO KATSUHIKO

(54) ELECTRONIC DEVICE MANUFACTURING APPARATUS AND METHOD THEREFOR

(57)Abstract:

PROBLEM TO BE SOLVED: To enable high-frequency electric powers to be applied to each of two pairs of electrodes installed in a vacuum vessel, without making plasma interfere with each other.

SOLUTION: A vacuum vessel 1, equipped with a first pair of electrodes 2A and 3A and a second pair of electrodes 2B and 3B inside, a gas inlet 7 through which material gas is introduced into the vacuum vessel 1, and a first and a second power supply 4A and 4B, which apply pulse-modulated high-frequency voltages between the first electrodes 2A and 3A and between the second electrodes 2B and 3B respectively to cause plasma generation by discharging, and the first power supply 4A and the second power supply 4B are controlled so as not to make their voltage pulses overlap temporally with each other.



LEGAL STATUS

[Date of request for examination] 13.07.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-223424

(P2000-223424A)

(43) 公開日 平成12年8月11日 (2000.8.11)

(51) IntCl.⁷

識別記号

F I

テームト (参考)

H 0 1 L 21/205

H 0 1 L 21/205

4 K 0 3 0

C 2 3 C 16/505

C 2 3 C 16/50

B 5 F 0 0 4

H 0 1 L 21/3065

H 0 1 L 21/31

C 5 F 0 4 5

21/31

21/302

B

審査請求 未請求 請求項の数 8 O L (全 4 頁)

(21) 出願番号

特願平11-22274

(22) 出願日

平成11年1月29日 (1999.1.29)

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 真嶋 訓志

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

(72) 発明者 野元 克彦

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

(74) 代理人 100065248

弁理士 野河 信太郎

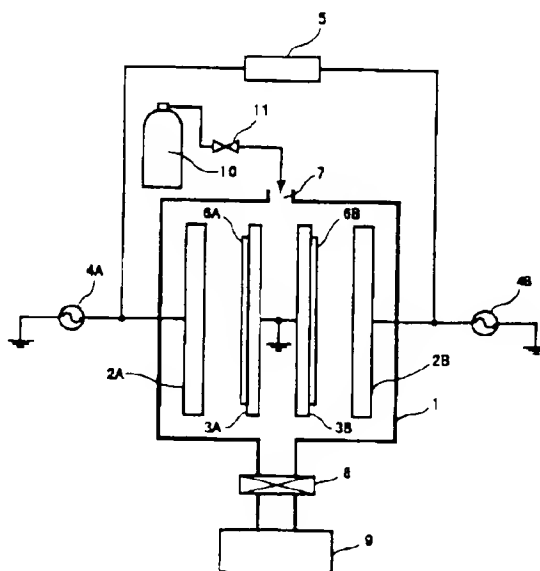
最終頁に続く

(54) 【発明の名称】 電子デバイス製造装置および電子デバイス製造方法

(57) 【要約】

【課題】 1つの真空容器内に複数対の電極を設置し、それぞれにプラズマの相互干渉を生じることなく高周波電力を印加すること。

【解決手段】 内部に第1および第2対の対向電極を有する真空容器と、真空容器に材料ガスを導入するガス導入部と、第1および第2対の電極間にパルス変調した高周波電圧をそれぞれ印加してプラズマ放電させる第1および第2電源部とを備え、第1および第2電源部は変調パルスのオン時間が互いに重ならないように制御される。



【特許請求の範囲】

【請求項1】 内部に第1および第2対の対向電極を有する真空容器と、真空容器に材料ガスを導入するガス導入部と、第1および第2対の電極間にパルス変調した高周波電圧をそれぞれ印加してプラズマ放電させる第1および第2電源部とを備え、第1および第2電源部は変調パルスのオン時間が互いに重ならないように制御される電子デバイス製造装置。

【請求項2】 高周波電圧は周波数がラジオ波～超高周波の帯域にある請求項1記載の電子デバイス製造装置。 10

【請求項3】 変調パルスはオン時間が1～100 μ sで、オフ時間が5～500 μ sの範囲にある請求項1又は2記載の電子デバイス製造装置。

【請求項4】 変調パルスはデューティ比が20%以下である請求項1～3のいずれか1つに記載の電子デバイス製造装置。

【請求項5】 内部に第1および第2対の対向する電極を有する真空容器の各対の電極間に被加工部材を設置する工程と、真空容器に材料ガスを導入する工程と、第1および第2対の電極間にパルス変調した高周波電圧をそれぞれ印加してプラズマ放電させる工程からなり、第1および第2対の電極間にそれぞれ印加される電圧は変調パルスのオン時間が互いに重ならないように制御される電子デバイス製造方法。 20

【請求項6】 高周波電圧は周波数がラジオ波～超高周波の帯域にある請求項5記載の電子デバイス製造方法。

【請求項7】 変調パルスはオン時間が1～100 μ sで、オフ時間が5～500 μ sの範囲にある請求項5又は6記載の電子デバイス製造方法。

【請求項8】 変調パルスはデューティ比が20%以下である請求項5～7のいずれか1つに記載の電子デバイス製造方法。 30

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、電子デバイス製造装置とその方法に関し、より詳しくは電子産業における水素化アモルファスシリコン（以下a-Si:Hという）等の半導体膜や絶縁膜の製造に用いられるプラズマ励起化学気相成長装置（以下プラズマCVD装置という）、或いは半導体素子や液晶素子等を加工するために用いられるプラズマエッチング装置に好適な電子デバイス製造装置及び電子デバイス製造方法に関する。 40

【0002】

【従来の技術】今日、原料ガスをプラズマ励起・分解して気相から薄膜を堆積するプラズマCVD装置、或いはその逆に半導体素子や液晶表示素子等を加工するために用いられるプラズマエッチング装置は、金属膜、半導体膜、誘電体膜或いは結晶ウェハー等を対象として電子デバイスの製造に広く用いられている。

【0003】これらの製造装置において、高いスループ 50

ット（処理量）を実現するためには多数の基板を一度に処理することが非常に重要である。そのために、反応室のサイズを大きくし、カソード電極及びアノード電極の電極寸法を大きくすることや、カソード電極及びアノード電極の数を増やすなどの方策が取られている。

【0004】また、装置の処理速度を高くすることによって、高いスループットを実現することも重要である。膜堆積に関しては、ショートパルス・VHFプラズマCVD法による高速・高品質a-Si:H膜成長技術が知られている（例えば、特開平7-166358号公報参照）。

【0005】

【発明が解決しようとする課題】プラズマCVD装置では、放電電力や放電周波数などを増加させていけば処理速度を早くできるが、ある限度を越え、パーティクル（粉）が発生したり、希望する空間（処理する基板の設置してある空間）以外で放電が起こるというような異常放電現象が発生し、所望の処理が不可能となる。

【0006】パーティクルの発生を抑制するには、パルス変調放電が有効であることが知られている（Appl.Phys.Lett.,57,1616(1990),Y.Watanabe et al.）。一方、異常放電が起き始める放電電力は、使用している放電周波数や電極の大きさ等で決まってしまう。従って、さらなる高スループットを実現するためには、多数の基板を一度に処理すること、つまり、電極の数を増やす必要がある。

【0007】しかしながら、1つの空間内（真空容器内）に複数の電極を設置し、それらに高周波電力を印加するとプラズマの相互干渉が起き、異常放電現象が起き易くなり、電極が1つの場合と比べて、電極1つ当たりの処理速度が低下してしまうという問題がある。

【0008】この発明はこのような事情を考慮してなされたものであり、複数の電極を用いて複数の基板を処理する場合に、電極1つ当たりの処理速度が低下せず、結果的にa-Si:H系薄膜を用いた太陽電池や液晶表示素子等の電子産業分野において、これらの電子デバイスの量産能率を格段に向上できる製造装置および方法を提供するものである。

【0009】

【課題を解決するための手段】この発明は、内部に第1および第2対の対向電極を有する真空容器と、真空容器に材料ガスを導入するガス導入部と、第1および第2対の電極間にパルス変調した高周波電圧をそれぞれ印加してプラズマ放電させる第1および第2電源部とを備え、第1および第2電源部は変調パルスのオン時間が互いに重ならないように制御される電子デバイス製造装置を提供するものである。

【0010】また、この発明は、内部に第1および第2対の対向する電極を有する真空容器の各対の電極間に被加工部材を設置する工程と、真空容器に材料ガスを導入

する工程と、第1および第2対の電極間にパルス変調した高周波電圧をそれぞれ印加してプラズマ放電させる工程からなり、第1および第2対の電極間にそれぞれ印加される電圧は変調パルスのオン時間が互いに重ならないように制御される電子デバイス製造方法を提供するものである。

【0011】

【発明の実施の形態】この発明における第1および第2対の対向電極とは、少なくとも2対の対向電極ということであって3対以上の対向電極であってもよい。対向電極とは例えば互いに向き合った平行平板電極である。

【0012】そして、各対の対向電極のうちいずれか一方の電極上に被加工部材、例えばウェハーが設置される。通常、被加工部材を設置する側の電極はカソード電極と呼ばれ接地される。その場合、逆の電極はアノード電極と呼ばれる。

【0013】この発明における真空容器は、その内部に材料ガスが導入される時、そのガス圧を 10^{-1} 〜 10^{-6} Torr程度の圧力に保持するような容器である。この装置をプラズマCVD装置として使用しa-Si:H膜を形成する場合に、材料ガスとしては、例えば、 SiH_4 、又は SiH_3H 、又はこれらのガスに CH_4 、 C_2H_2 、 PH_3 、 B_2H_6 、 GeH_4 、のいずれかを添加するか、あるいは H_2 、 He 、 Ar 、 Xe 、 Kr のいずれかを添加して希釈したものが用いられる。また、 Si 酸化膜を形成する場合、材料ガスとしては、例えば SiH_4 、 $-N$ 、 O 系が用いられる。

【0014】更に、この装置をプラズマエッチング装置として用いる場合の反応ガスとしては、被加工部材が例えば Si のときには CF_4 、 CF_3 、 CF_2 、 CF 、 C_2F_4 、 $CFCF_3$ 、 CF_3Br 、 CCl_4 、などが用いられ、被加工部材が SiO_2 のときには、 CF_4 、 C_2F_4 、 CF_3 、 CF_2 、 CHF_3 、などが用いられる。

【0015】また、ガス導入部とは、例えばガスボンベから真空容器にガスを供給する手段である。第1および第2電源部は第1および第2対の電極間にプラズマ放電を発生させるためにパルス変調した高周波電圧を出力する電源であり、その高周波出力は同一周波数であることが好ましいが、異なる周波数であってもよい。

【0016】また、その周波数は、ラジオ波〜超高周波の帯域内にあればよい。例えば、13.56MHzのラジオ波、高周波(VHF、数十MHz)又は超高周波(UHF、数百MHz)などを含む。

【0017】また、第1および第2電源部は高周波電圧をパルス変調して電極間に印加するが、その変調パルスはオン時間が互いに重ならないように制御される。これにより、プラズマ放電の電力を増大させても第1および第2対の電極間のプラズマ放電が相互干渉せず、従って異常放電が防止される。

【0018】この場合変調パルスのオン時間は1〜10

0 μ sの範囲に、オフ時間は5〜500 μ sの範囲にあればよい。また、パルス変調のデューティ比は20%以下であれば、異常放電の防止効果さらに顕著である。

【0019】

【実施例】以下、図面に示す実施例に基づいてこの発明を具体的に説明する。図1は電子デバイス製造装置の構成説明図であり、図2は同装置の電極間に印加される変調パルスのタイミングチャートを示す。この電子デバイス製造装置は、プラズマCVD装置として使用されるものである。

【0020】図1に示すように、真空容器1の内部に、2枚のアノード電極2A、2Bと、それらと平行にカソード電極3A、3Bが配置されている。処理する基板(被加工部材)6A、6Bはカソード電極3A、3B上に設置される。カソード電極3A、3Bは真空容器1に電気的に接地され、その電位はグラウンドレベルである。

【0021】また、真空容器1の上部にはガス導入口7が設けられており、ボンベ10からバルブ11とガス導入口7を介して真空容器1内へ材料ガスが導入されるようになっている。真空容器1内のガスは真空ポンプ9によりメインバルブ8を介して真空排気される。

【0022】真空容器1の左右壁中央は電気的に開口されており、この開口部を通して、アノード電極2A、2Bにパルス変調高周波電力発生源4A、4Bがそれぞれ接続されている。なお、パルス信号ディレイ回路5によって、アノード電極2A、2Bそれぞれに印加される変調パルス列はオン期間が重ならないように制御されている。

【0023】ここで、真空容器1の寸法は、電極面と平行方向の断面が1.6m×1.6mになっている。アノード電極2A、2B及びカソード電極3A、3Bの寸法は700mm角である。

【0024】また、材料ガスとしてはシランと水素の混合ガスを用いる。使用する放電パラメータはそれぞれ、高周波周波数が27.12MHz、変調パルスのオン時間が10 μ sec、デューティ比が20%である。

【0025】このような条件で真空容器1に材料ガスを導入しながら電極2A-6A間と電極2B-6B間にプラズマ放電を発生させ、基板6A、6B上にa-Si:H膜を形成する成膜処理を行う。この時、アノード電極2A、2Bそれぞれに印加される変調パルス列のオン期間を重ねた場合、放電電力が500Wで異常放電が発生した。

【0026】しかし、パルス列のオン期間を25 μ secだけずらした所、放電電力が950Wまで正常な放電(アノード電極とカソード電極間の放電)が可能となった。従って、この装置によれば、2枚の基板を同時に処理する場合において、高速成膜が達成でき、量産性の向上を図ることができる。

【0027】この実施例では電子デバイス製造装置をプ

プラズマCVD装置に適用する場合について説明したが、プラズマ粒子及びプラズマ励起による活性種が膜をエッチングするプラズマドライエッチング装置についても適用でき、上記同様の効果を奏することができる。

【0028】

【発明の効果】この発明によれば、電子デバイス製造装置をプラズマCVD装置に適用する場合には、複数対の電極を用いて複数の基板を処理する場合にも、電極1対当たりの処理速度が低下せず、結果的にa-Si:H系薄膜を用いた太陽電池や液晶表示素子等の電子産業分野において、これらの電子デバイスの量産性を向上できる。同様に、プラズマ粒子及びプラズマ励起による活性種が膜をエッチングするプラズマエッチング装置に適用する場合も、液晶ディスプレイ素子等の量産性を向上できる。

【図面の簡単な説明】

【図1】この発明の電子デバイス製造装置をプラズマC*

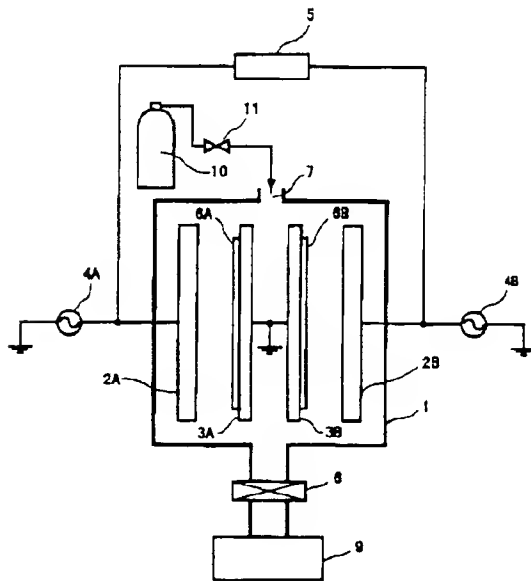
*V D装置に適用する場合の実施例を示す構成説明図である。

【図2】この発明の実施例に適用される変調パルス波形を示すタイムチャートである。

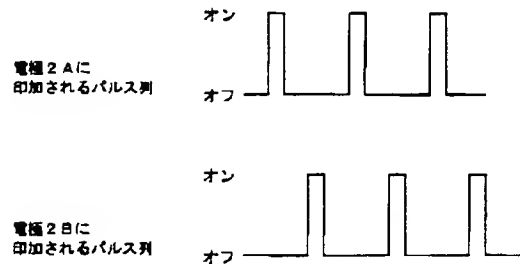
【符号の説明】

- | | |
|--------|---------------|
| 1 | 真空容器 |
| 2A, 2B | アノード電極 |
| 3A, 3B | カソード電極 |
| 4A, 4B | パルス変調高周波電極発生源 |
| 5 | パルス信号ディレー回路 |
| 6A, 6B | 基板 |
| 7 | ガス導入口 |
| 8 | メインバルブ |
| 9 | 真空ポンプ |
| 10 | ポンペ |
| 11 | バルブ |

【図1】



【図2】



フロントページの続き

Fターム(参考) 4K030 AA06 AA17 BA30 BA31 FA03
 JA11 JA17 JA18
 SF004 BA04 BB11 BD04 CA03 DA00
 DA01 DA02 DA03 DA05 DA06
 DA07 DA10 DA16 DB01 DB03
 SF045 AA08 AB04 AC01 AC07 AC16
 AC17 AC19 OP11 DQ14 EH13
 EH19